

# Organisai dan arsitektur komputer

Pertemuan 10 :  
Sistem Bus

# Pengertian

- ▶ BUS

: Jalur komunikasi yang dibagi pemakai suatu set kabel tunggal yang digunakan untuk menghubungkan berbagai sub sistem.

- ▶ BUS Sistem

: Sebuah Bus yang menghubungkan komponen-komponen utama komputer (CPU, Memori,I/O)

# ORGANISASI BUS

- ▶ JalurKontrol
  - Berisi signal request dan sinyal acknowledgements
  - Mengindikasikan tipe informasi pada jalur data.
- ▶ JalurData
  - Membawa informasi antara sumber dan tujuan data dan alamat dan perintah-perintah kompleks

# STRUKTUR BUS

- ▶ **BUS DATA**

: saluran data yang menyediakan lintasan bagi pergerakan data antar amodul sistem.

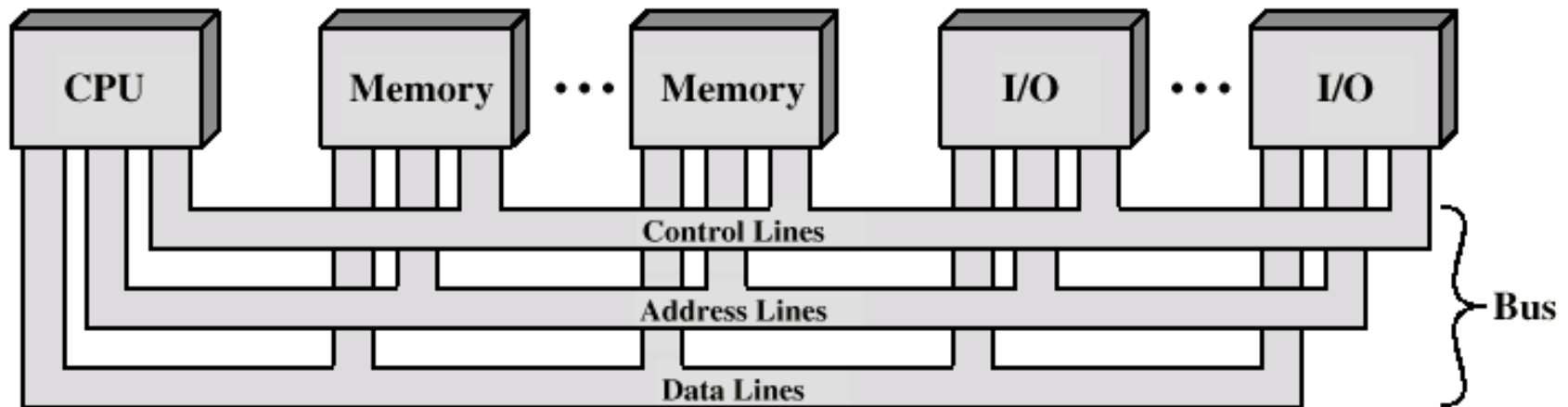
- ▶ **BUS ALAMAT**

: digunakan untuk menandakan sumber atau tujuan dari data pada bus data

- ▶ **BUS KONTROL**

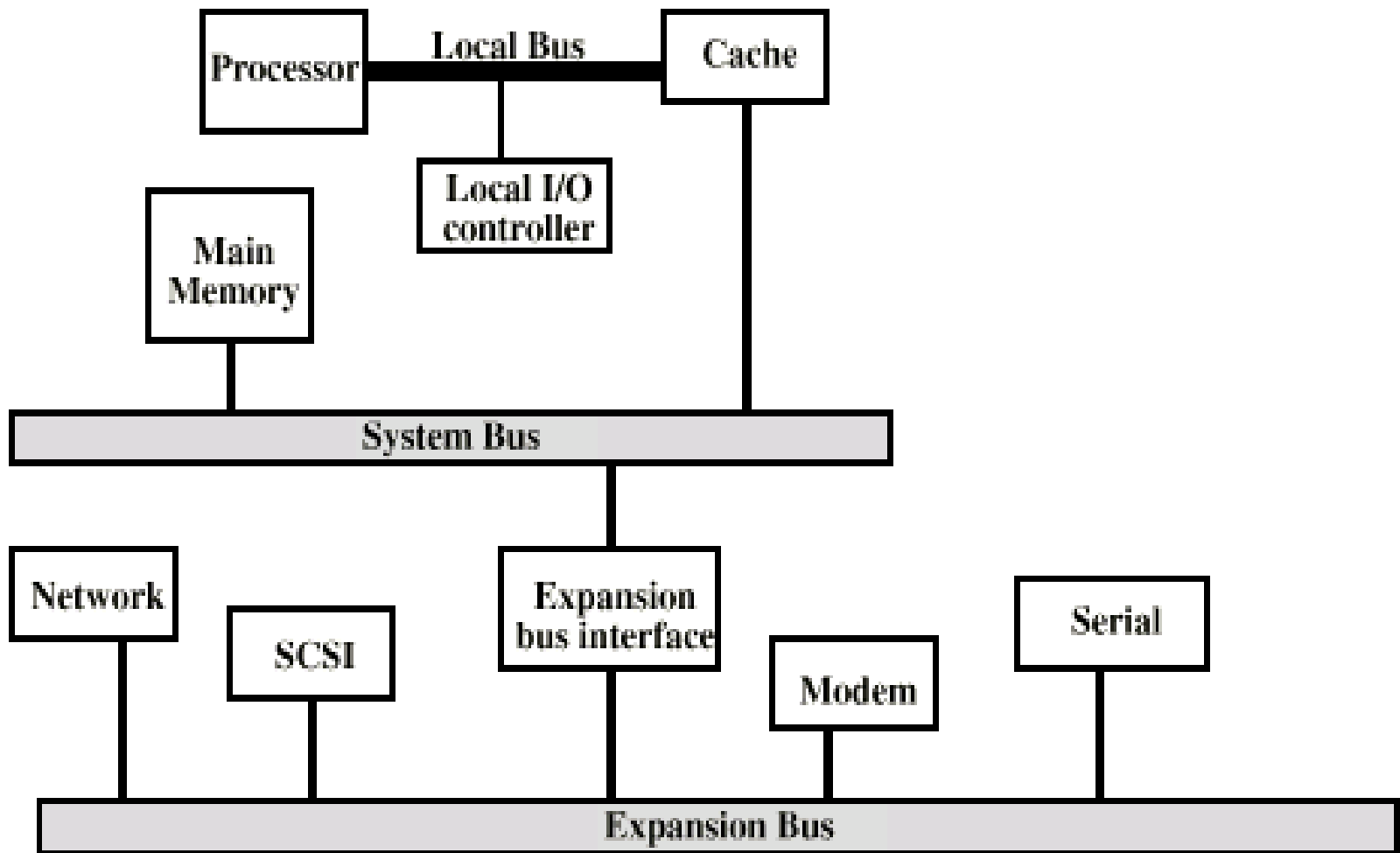
: digunakan untuk mengontrol akses ke saluran alamat dan menggunakan saluran data dan saluran alamat.

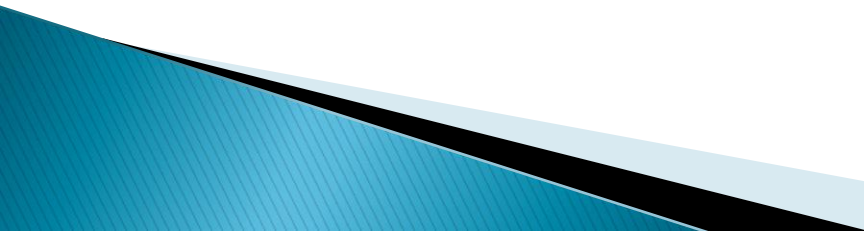
# Skema interkoneksi bus



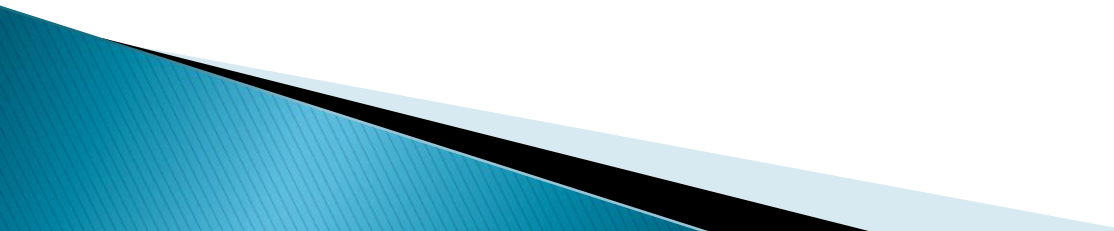
# Konfigurasi Bus:

## a) Traditional (ISA) (with cache)



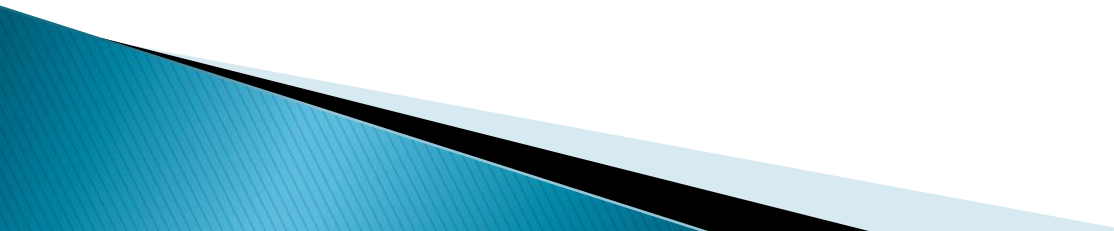
- ▶ Perangkat I/O dapat berhubungan dengan bus perluasan.
  - ▶ Koneksi jaringan meliputi:
    - LAN → ethernet 10-Mbps
    - WAN → jaringan Packet-Switching
    - SCSI
  - ▶ Arsitektur bus tradisional cukup efisien
  - ▶ Semakin tinggi kinerja I/O maka akan mengalami penurunan
- 

## b) High Performance Bus

- ▶ Bus lokal menghubungkan prosesor ke pengontrol cache.
  - ▶ Pengaturan bus berkecepatan tinggi dirancang untuk mendukung perangkat I/O kapasitas besar.
  - ▶ Keuntungan : menyebabkan perangkat untuk kebutuhan besar menjadi lebih berintegrasi dengan prosesor.
- 



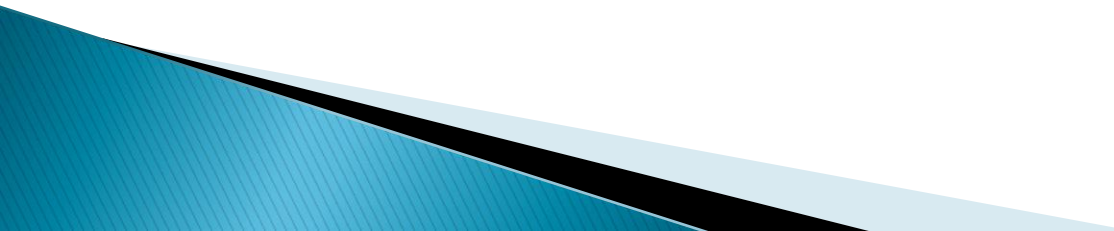
# ELEMEN-ELEMEN RANCANGAN BUS

- a. Jenis BUS
  - b. Metode Arbitrasi
  - c. Timing
  - d. Lebar BUS
  - e. Jenis Transfer Data
- 

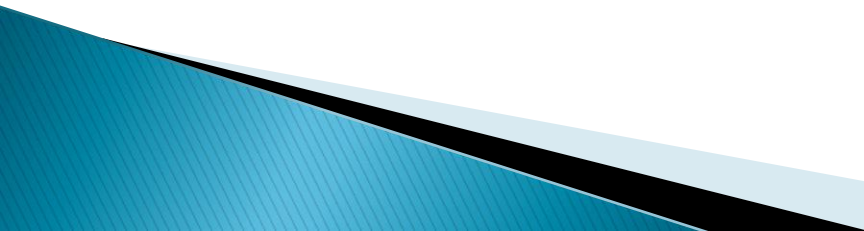
# Jenis Bus

- ▶ Dedicated
  - Separate data & address lines
- ▶ Multiplexed
  - Saluran data lebih sedikit
  - Menghemat ruang dan biaya
  - Advantage - fewer lines
  - Kekurangan :
    - Rangkaian dalam modul lebih rumit
    - Yang mempengaruhi kinerja.

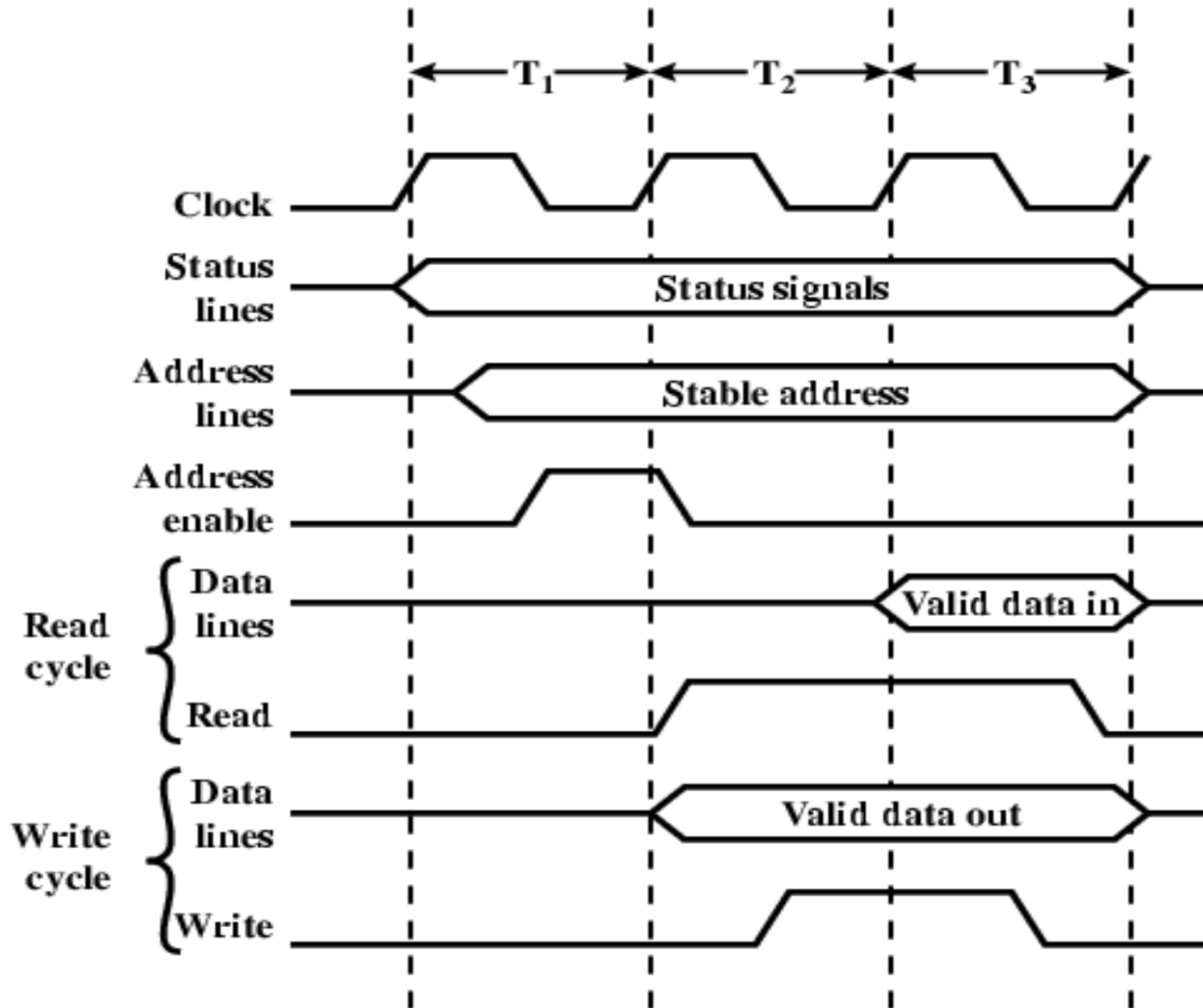
# Metode Arbitrasi

- ▶ Memerlukan lebih dari satu modul untuk mengontrol bus
  - ▶ e.g. CPU and DMA controller
  - ▶ Metode terpusat, perangkat keras terpusat sebagai pengontrol bus atau arbiter
- 

# Timing

- ▶ Co-ordination of events on bus
  - ▶ Synchronous
    - Events determined by clock signals
    - Control Bus includes clock line
    - A single 1-0 is a bus cycle
    - All devices can read clock line
    - Usually sync on leading edge
    - Usually a single cycle for an event
- 

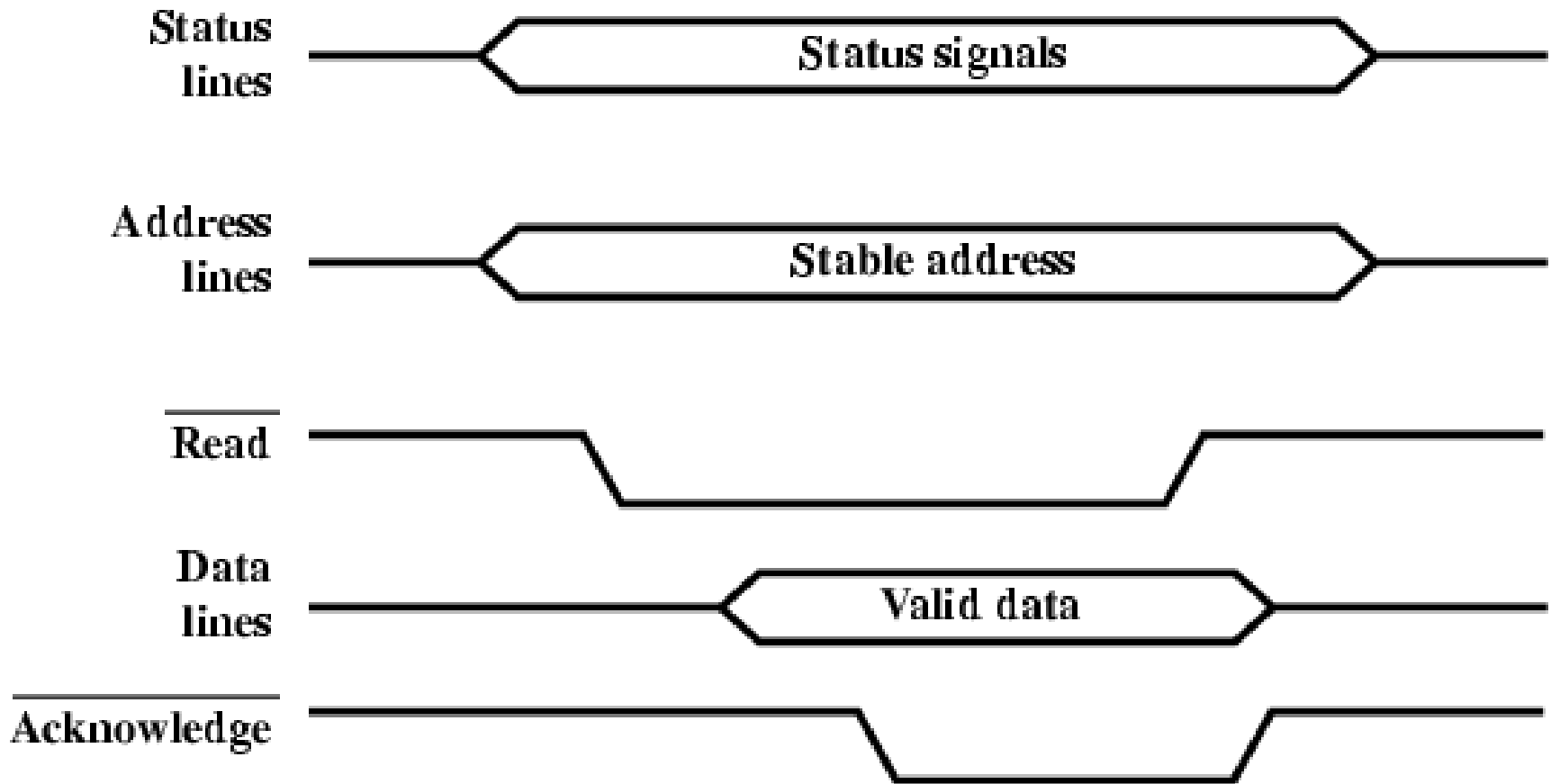
# Synchronous Timing Diagram



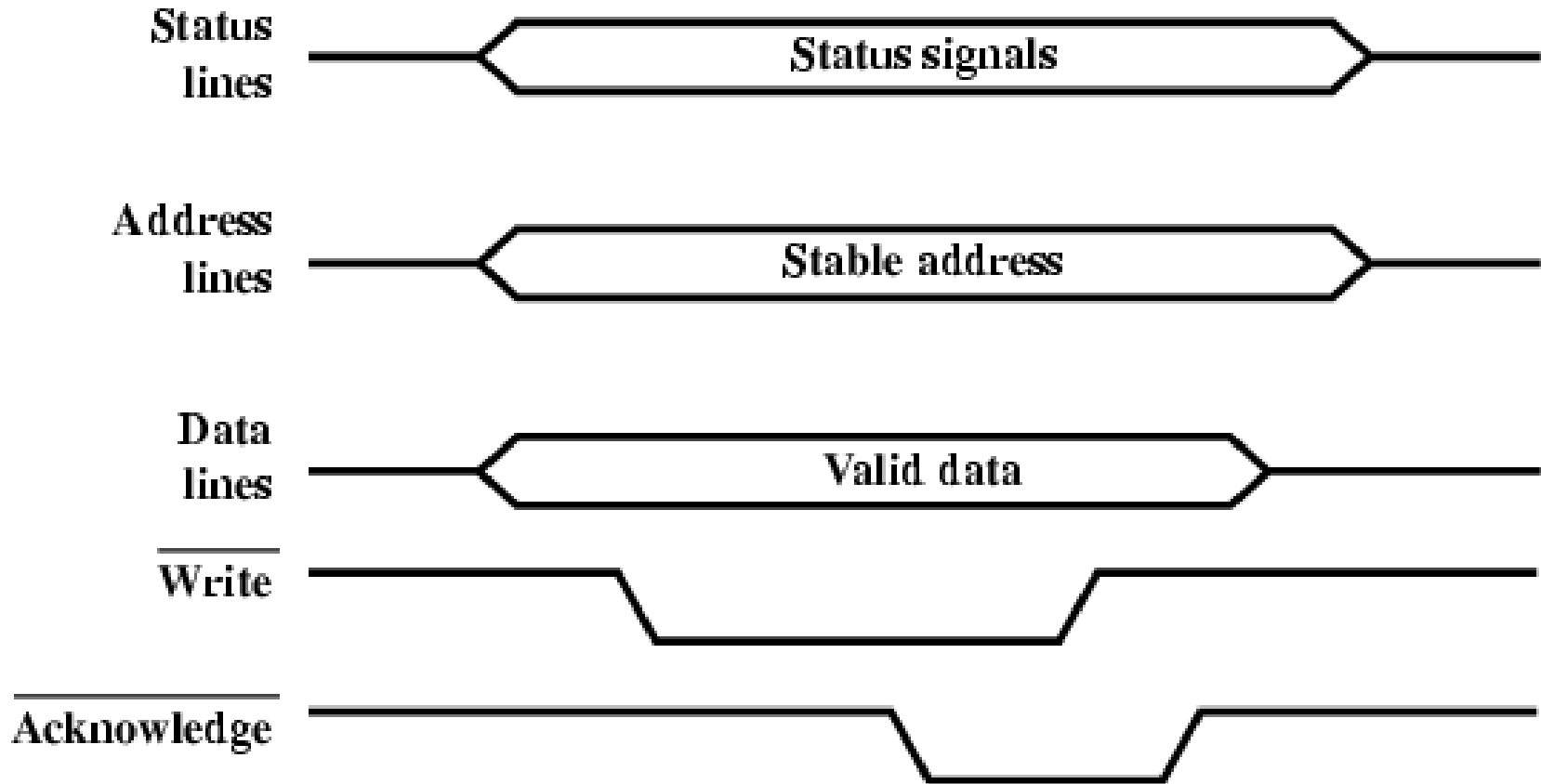
# Lebar Bus

- ▶ Semakin lebar bus data semakin besar bit yang ditransfer dalam suatu waktu.
- ▶ Semakin lebar bus alamat semakin besar cakupan lokasi yang dapat direferensikan

# Asynchronous Timing – Read Diagram



# Asynchronous Timing – Write Diagram





# Jenis Transfer Data

- ▶ Suatu transaksi bus meliputi 2 komponen
  - Mengeluarkan perintah dan alamat
  - Memindahkan data
- ▶ Master :  
Bus yang memulai transaksi bus dengan cara tulis
- ▶ Slave :  
Bus yang bereaksi terhadap alamat data

# TIPE-TIPE BUS

- BUS ISA (Industry Standard Architecture)  
sebuah bus PC/AT (16 bit) yang beroperasi pada 8,33 MHz
- BUS PCI(Peripheral Component Interconnect bus)  
Bus PCI Bus yang beroperasi pada kecepatan 33 MHz
- BUS Seri Universal  
Sebuah bus standart yang disepakati bersama oleh tujuh perusahaan untuk digunakan pada peralatan berkecepatan rendah